

エミュレーションメモリ取扱説明書

この度は、『エミュレーションメモリ EMJ』をお買い上げ頂きまして誠に有難うございます。エミュレーションメモリは、あなたに効率的なターゲットシステムのデバッグ環境を提供するために京都マイクロコンピュータ株式会社が開発、製造、販売している製品であり、たいへん有用なツールとして長く使用していただけるものと確信致します。本製品の性能を十分に引き出してご使用頂くために、取扱説明書を熟読されるようお願い致します。本製品(以下 EMJ)は、PARTNER-Jet に接続してメモリエミュレーションを行うユニットです。

本製品は、PARTNER-Jet にメモリエミュレーション機能をアドオンするためのオプションユニットです。本製品を利用するためには、以下の製品が別途必要です。

PARTNER-Jet Model20 以上

Ver3.5 以降のコントロールソフト

EMJを使用できるPARTNER-Jetは、Model20以上です。Model10では、使用することはできません。

なお、最新の情報については下記ホームページをご覧ください。

<http://www.kmckk.co.jp/>

重要

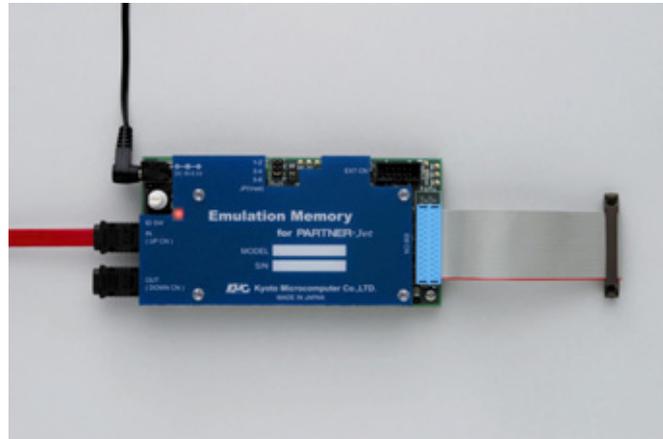
同封していますユーザ登録カードに必要事項を漏れなく記入して直ちにご返送頂けますようお願いいたします。

ユーザサポート(技術的な問い合わせ、バージョンアップなどのお知らせ) は、このカードに基づいて行います。

- ★ 本プログラム及び説明書は著作権法で保護されており、弊社の文書による許可がない限り複製、転載、改変等一切お断りいたします。
- ★ PARTNER-Jet (ハードウェア、プログラムおよび説明書)に関する著作権、販売権および総ての権利は京都マイクロコンピュータ株式会社が所有します。
- ★ 本製品の内容および仕様は予告なしに変更されることがありますのでご了承ください。
- ★ 本製品は、万全の注意を払って製作されていますが、ご利用になった結果については、京都マイクロコンピュータ株式会社は一切の責任を負いかねますのでご了承ください。
- ★ 本書で取り上げるプログラム名、システム名、CPU名などは、一般に各メーカーの商標です。

Copyright (C) 2004 京都マイクロコンピュータ株式会社

1.1 付属品



- (1) EMJ本体..... 1台
- (2) EMJ接続ケーブル..... 1個
- (3) ターミネータ..... 1個
- (4) 外部電源アダプタ..... 1個
- (5) ユーザ登録カード..... 1枚

ユーザ登録カードは、必要事項を記入のうえ直ちに当社へご返送ください。ユーザ登録されていませんと当社のサポート、およびハードウェアの保証は受けられません。

また、CD-ROM内、またはデバッガをセットアップしたディレクトリの「Document」フォルダ内にREADME.TXTファイルがある場合にはこのファイルも参照してください。マニュアルに記述されなかった最新情報が記述されています。また、最新のマニュアルなどドキュメントがPDFファイルで格納されています。

1.2 基本仕様

- ・ エミュレーションサイズは最大 64M バイト(EMJ-64M 使用時)
- ・ 最大 8 台のエミュレーションメモリユニットを接続可能
- ・ 1つのエミュレーションメモリで 8,16 ビットバスに対応、2 台接続することで 32 ビットバスに対応
- ・ 高速転送(約 10M バイト/秒のダウンロードを実現)
- ・ 電源電圧 2.5V～5V に対応
- ・ ターゲット CPU からの書込みをサポート(2 種類の書込みモード)
- ・ ページモードリード対応(4ワード EMJ-4M 以外)

エミュレーションメモリユニット(EMJ)のMODELと有効アドレス

MODEL	有効アドレス	メモリサイズ
EMJ-4M	A0-20	2Mbit × 16 (32Mbit)
EMJ-16M	A0-22	8Mbit × 16 (128Mbit)
EMJ-32M	A0-23	16Mbit × 16 (256Mbit)
EMJ-64M	A0-24	32Mbit × 16 (512Mbit)

ターゲットCPUからのライト

ターゲット CPU からエミュレーションメモリに書き込むことができます。また、ターゲット CPU からのライトを禁止して ROM エミュレーションも可能です。書込みの許可は PARTNER-Jet のコンフィグレーションファイル(JETxx.CFG)の設定でコントロールします。設定で許可された場合、ライトモードは 2 種類あり、基板上のスイッチによって切り替えることができます。ライト方法はノーマルモードとシーケンスモードです。ノーマルモードのライトは一般的な SRAM のライトサイクルによってエミュレーションメモリに書き込まれます。シーケンスモードはコマンドをライトした後にデータを書き込む特別なシーケンスでエミュレーションメモリに書き込まれます。シーケンスモードではユーザープログラムのバグ等で不容易にエミュレーションメモリの内容を書き換えてしまうことを防げます。一般的なフラッシュメモリのライトエミュレーションではありません。

1.3 ターゲットシステムへの接続

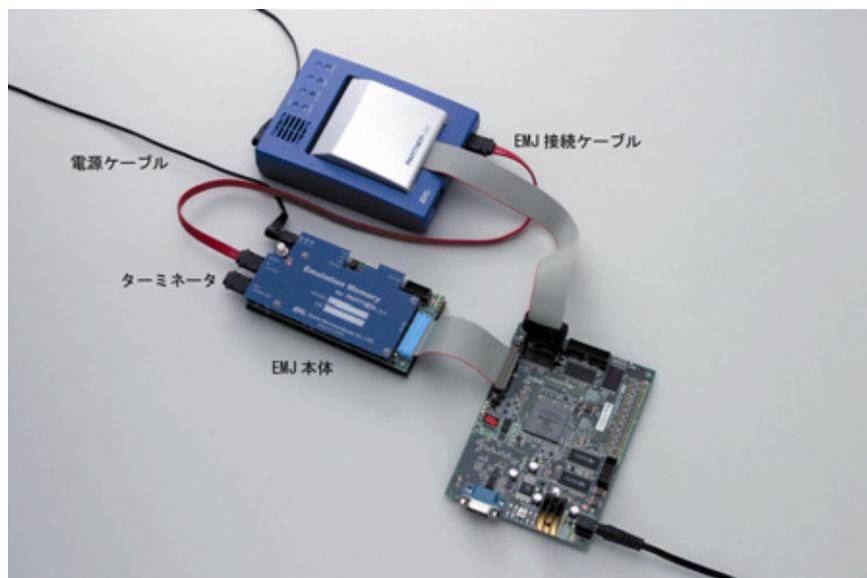


図1 PARTNER-Jet 及びターゲット基板との接続

外部電源ジャック,POWER LED

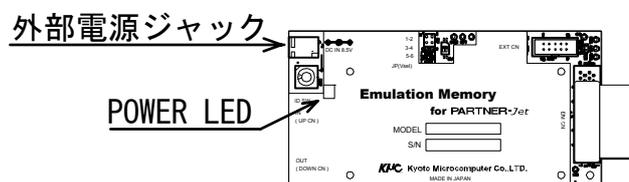


図2 ID SW

EMJ 本体に外部から電源を供給するためのジャックです。ジャックから電源が供給されることによって POWER LED が点灯します。電源の投入は PARTNER-Jet 及び本製品→ターゲットボードの順番で行ってください。電源を切る場合はこの逆の順序で行ってください。

このジャックには付属の外部電源アダプタ(DC 7.5V~DC9V)を接続します。本製品付属の専用外部電源アダプタ以外を使用しないでください。ターゲットボードとの接続および切り離しなどの作業を行う場合や使用しないときは、ジャックから抜くようにしてください。本製品には電源スイッチはありません。付属の外部電源アダプタは、日本国内でのみ使用できます。

PARTNER-Jetの電源とは異なりますので注意して接続してください。

UP CN,DOWN CN,IDSW

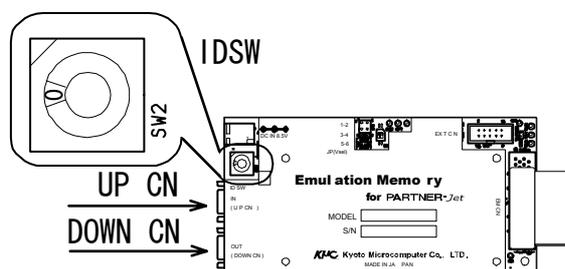


図3 UP CN,DOWN CN

このコネクタは EMJ 接続ケーブルを使用して PARTNER-Jet (EXT2) 及び他の EMJ 本体と接続されます。

UP CN は PARTNER-Jet (アップストリーム) 側の接続になり、DOWN CN は他の EMJ (ダウンストリーム) 側の接続に使用します。

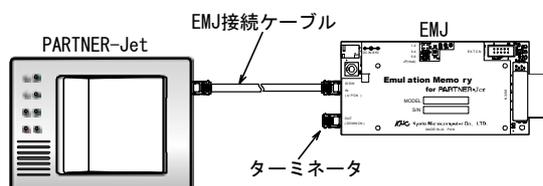


図4 単体の接続例

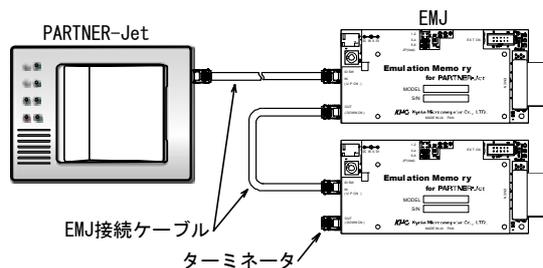


図5 複数台の接続例

単独で使用する場合や、EMJ をカスケードで接続する場合に、最終端の EMJ の DOWN CN には付属のターミネータを接続します。

**EMJ 接続ケーブルはシリアル ATA ケーブルを使用しています。
電気的には互換性はありませんので、このケーブルを本製品または
PARTNER-Jet 以外には接続しないでください。**

EM CN(50ピン)

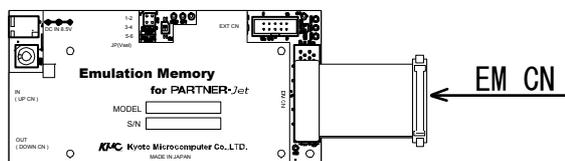


図6 EM CN

EM CN はターゲットシステムに接続するコネクタです。詳細は『1.7 コネクタの説明(ページ16)』を参照してください。

TARGET POWER

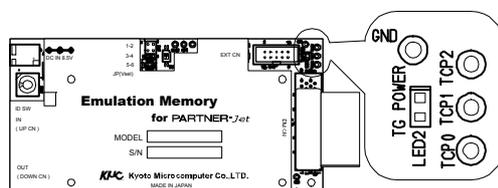


図7 ID SW

EM CN の PSENSE(VCC IN)に電源が供給されているときに TG POWER LED が点灯します。プローブが正しく接続されていればターゲットシステムのパワーオンで点灯します。

TCP,CP,GND チェックピン

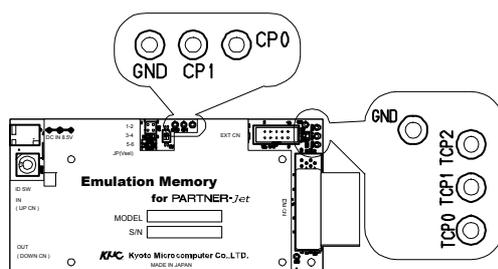


図8 チェックピン

チェックピン CP0,1,TCP0,1,2 に機能はありません。何も接続しないでください。チェックピン GND は EMJ 本体の GND に接続されています。高速なアクセスを安定に行うためにはチェックピン GND をターゲット GND に接続することを推奨します。

1.4 ジャンパー、スイッチの説明

IDSW

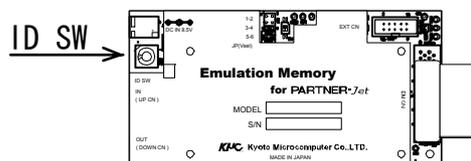


図9 ID SW

ID 番号を設定します。出荷時は0になっています。ID 番号は 0 から順番に設定してください。ID 番号や設定の詳細は『1.5 コンフィギュレーション設定 ユニット番号(ページ9)』を参照してください。

SW1-1 ライトモード設定

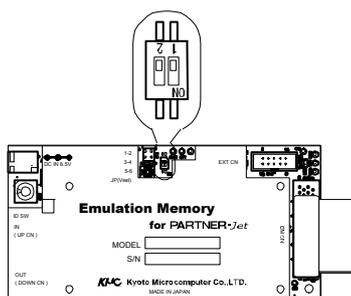


図10 DIP SW

PARTNER-Jet のコンフィギュレーションで書き込みが許可(SRAM モード)された場合のライト動作を設定します。ライトモードの詳細に関しては『1.6 ライトモード(ページ14)』を参照してください。

SW1-1	モード
ON	シーケンス(0x0040 → data)
OFF	ノーマル(出荷時の状態)

SW1-2

このスイッチは OFF(出荷時の状態)で変更しないでください。

JP(Vsel)

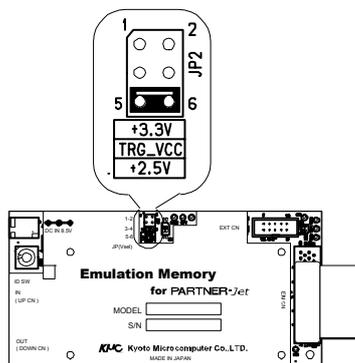


図11 JP(Vsel)

ターゲットシステムとのインターフェースでアドレス、コントロール入力用バッファの電源を設定します。本製品は2.5V から 5V のオペレーションに対応しています。通常はターゲット電圧に関係なくこの JP は 5-6 ショートで使用してください。

1.5 コンフィギュレーション設定

本製品を使用する場合、以下の項目を PARTNER-Jet のコンフィギュレーションファイル (JETxx.CFG) で指定します。

- 1、 バスサイズ
- 2、 メモリのタイプ
- 3、 メモリのアドレス

上記設定を行うことでエミュレーションが機能します。また、エミュレーションしない場合にメモリのアドレスをコメントアウトすること(『メモリのアドレス (ページ12)』参照)でデータバスはドライブしなくなり、INH-信号は Hi-Z になります。これらの機能を利用して参考回路(『付録 ターゲットボードの参考回路図 (ページ25)』参照)のようにすることでデバッグ後もしくは、デバッグ中にメモリデバイスでの検証が簡単に行うことが出来ます。

本製品ではターゲットCPUからエミュレーションメモリに書き込むことが出来ます。ライトを許可するにはメモリのタイプを設定する必要があります(『ライト属性 (ページ11)』参照)。**ROMエミュレーションを行う場合はユーザプログラムが不容易にデータを破壊することの無いようにWRは有効にしないで下さい。**

バスサイズ

書式

BUS SIZE {8|16|32}

本製品でエミュレーションするメモリ空間のバスサイズ(8ビット/16ビット/32ビット)を指定します。

バスサイズが8ビットの場合は、下位データバス D[7..0]を使用します。

バスサイズが32ビットの場合は、本製品2個を1組として使用します。IDスイッチは、連続する値を設定し奇数番号側の EMJ 本体を上位のデータバスに接続します。

複数組を使用する場合の32ビットバスのIDスイッチの関係は以下の表のとおりです。

	下位データバス D[15..0]	上位データバス D[31..16]
1 組目	ID=0	ID=1
2 組目	ID=2	ID=3
3 組目	ID=4	ID=5
4 組目	ID=6	ID=7

メモリのタイプ

書式

EMEM[ユニット番号] TYPE 容量.[WR]

ユニット番号

EMJ 本体の IDSW で ID 番号を設定します。本製品は、カスケードに接続することによって最大8ユニットまで同時に使用できます。EMEM0 TYPEからEMEM7 TYPEにそれぞれのユニットのメモリタイプを指定してください。バスサイズが32ビットの場合は、EMEM0,EMEM2,EMEM4,EMEM6 TYPEにメモリタイプを指定します。

32ビットバス時のユニット番号とIDスイッチの関係は以下の表のとおりです。

ユニット番号	下位データバス D[15..0]	上位データバス D[31..16]
0	ID=0	ID=1
2	ID=2	ID=3
4	ID=4	ID=5
6	ID=6	ID=7

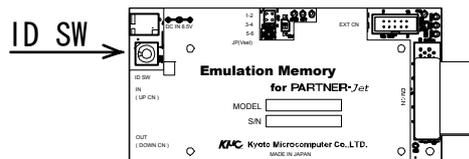


図12 ID SW

8ビット/16ビットバスの場合はユニット番号とIDスイッチは同一です。

ID=9,A,B,C,D,E,F は設定しないでください

ユニット番号は 0(ID=0)から順にご使用ください。

容量

容量には、本製品でエミュレーションするメモリの容量(バイト) を以下の範囲で設定します。容量をあらわす数字に K または M を付加して KB(キロバイト)/MB(メガバイト)をあらわします。K および M が省略された場合は、MB 単位での設定になります。設定可能な容量の範囲は以下の表の最小容量から最大容量の範囲で、最小容量*(2の n 乗倍)の値(8ビットバスでは 8K,16K,32K,64K...)です。

8ビットバスの場合

モデル	最小容量					最大容量
EMJ-4M	8KB	16KB	32KB	64KB	...	512KB 1MB 2MB
EMJ-16M	8KB	16KB	32KB	64KB	...	2MB 4MB 8MB
EMJ-32M	8KB	16KB	32KB	64KB	...	4MB 8MB 16MB
EMJ-64M	8KB	16KB	32KB	64KB	...	8MB 16MB 32MB

16ビットバスの場合

モデル	最小容量					最大容量
EMJ-4M	16KB	32KB	64KB	128KB	...	1MB 2MB 4MB
EMJ-16M	16KB	32KB	64KB	128KB	...	4MB 8MB 16MB
EMJ-32M	16KB	32KB	64KB	128KB	...	8MB 16MB 32MB
EMJ-64M	16KB	32KB	64KB	128KB	...	16MB 32MB 64MB

32ビットバスの場合(本製品2個を1組として使用)

モデル	最小容量					最大容量
EMJ-4M	32KB	64KB	128KB	256KB	...	2MB 4MB 8MB
EMJ-16M	32KB	64KB	128KB	256KB	...	8MB 16MB 32MB
EMJ-32M	32KB	64KB	128KB	256KB	...	16MB 32MB 64MB
EMJ-64M	32KB	64KB	128KB	256KB	...	32MB 64MB 128MB

ライト属性

第3パラメータに、WR を指定すると、ターゲット CPU からエミュレーションメモリへの書き込みが許可 (SRAM モード)されます。省略した場合は、ターゲット CPU からの書き込みは禁止(ROM モード)されます。通常、ROM エミュレーション時は第3パラメータは省略しライトプロテクトします。デバッガからの書き込みは、この設定と無関係にいつでも可能です。SRAM モードの場合、ターゲットメモリからは2種類の方法で書き込みできます。詳細は『1.6 ライトモード(ページ14)』を参照ください。

[設定例]

EMEM0 TYPE 128K -- EMEM0: 容量 128K バイト,ROM モード
 EMEM1 TYPE 4M,WR -- EMEM1: 容量 4M バイト,SRAM モード
 EMEM2 TYPE 1M,WR -- EMEM2: 容量 1M バイト,ROM モード

注意:ROMエミュレーションを行う場合はユーザプログラムが不容易にデータを破壊することの無いようにWRは有効にしないで下さい。

メモリのアドレス

EMJ でエミュレーションするメモリのアドレスを設定します。

このフィールドが設定されていない場合やコメントアウト(行の先頭にセミコロンを付与する)されている場合には、EMJ がターゲットに接続されていても、メモリエミュレーション機能は働きません。

この設定では、メモリの先頭物理アドレスと最終物理アドレスおよびオフセットアドレスを 16 進で指定します。このフィールドの書式は以下のとおりです。

書式

EMEM[ユニット番号] ADDRESS 先頭アドレス[,終了アドレス [,オフセットアドレス]]

ユニット番号

本製品の IDSW で ID 番号を設定します。本製品は、カスケードに接続することによって最大8ユニットまで同時に使用できます。EMEM0 ADDRESS から EMEM7 ADDRESS にそれぞれのユニットのメモリアドレスを指定してください。バスサイズが32ビットの場合は、EMEM0,EMEM2,EMEM4,EMEM6 ADDRESS にメモリタイプを指定します。

32ビットバス時のユニット番号とIDスイッチの関係は以下の表のとおりです。

ユニット番号	下位データバス D[15..0]	上位データバス D[31..16]
0	ID=0	ID=1
2	ID=2	ID=3
4	ID=4	ID=5
6	ID=6	ID=7

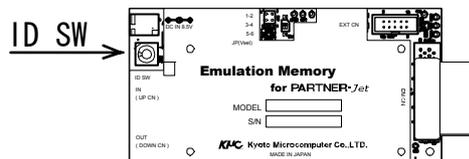


図13 ID SW

8ビット/16ビットバスの場合はユニット番号とIDスイッチは同一です。

ID=9,A,B,C,D,E,F は設定しないでください

ユニット番号は 0(ID=0)から順にご使用ください。

先頭アドレス

エミュレーションメモリの開始アドレスを指定します。アドレスは、物理アドレスで指定してください。

終了アドレス

エミュレーションメモリの終了アドレスを指定します。エミュレーションメモリのサイズ全てが CPU に対してマッピングされていない場合に指定します。例えば、ROM のエミュレーションをしている場合、エミュレーション対象の ROM 空間の後部にエミュレーションしない RAM 等が配置されており ROM サイズ全体を使用しないようなターゲットの場合だけ ROM の終了アドレスを指定してください。たとえば、EMEM0 の全容量が 1M バイトで、CPU から見た場合に ROM が 0x0 番地から 0xAFFFF 番地にマッピングされており、CPU の 0x0 番地が ROM の 0x0 番地 (ROM の 0xB0000 番地から 0xFFFFF 番地は別のメモリデバイスが実装されている) の場合は、以下のように設定します。

EMEM0 ADDRESS 0,AFFFF

通常は、終了アドレスは省略して構いません。省略された場合は、先頭アドレスからそのエミュレーションメモリのサイズ全体が有効な範囲として設定されます。

オフセットアドレス

エミュレーションメモリのオフセットアドレスを指定します。エミュレーション空間の先頭部分が CPU に対してマッピングされていない場合に指定します。例えば、ROM のエミュレーションをしている場合、エミュレーション対象の ROM 空間の前部に RAM 等が配置されて ROM サイズ全体を使用しないようなターゲットの場合、オフセットアドレスを設定してください。オフセットアドレスを指定する場合は、必ず終了アドレスも指定する必要があります。たとえば、EMEM0 の全容量が 1M バイトで、CPU から見た場合に ROM が 0x40000 番地から 0xFFFFF 番地にマッピングされており、CPU の 0x40000 番地が ROM の 0x40000 番地 (ROM の 0x0000 番地から 0x3FFFF 番地は未使用) の場合は、以下の例のように設定します。

EMEM0 ADDRESS 40000,FFFFFF,40000

また、EMEM2 の全容量が 256K バイトで、CPU から見た場合に ROM が 0xD0000 番地から 0xFFFFF 番地にマッピングされており、CPU の 0xD0000 番地が ROM の 0x10000 番地 (ROM の 0x0 番地から 0xFFFF 番地は未使用) の場合。

EMEM2 ADDRESS D0000,FFFFFF,10000

通常は、終了アドレスやオフセットアドレスは省略して構いません。省略された場合は、先頭アドレスからその ROM のサイズ全体が ROM の範囲として設定されます。

1.6 ライトモード

ターゲット CPU 上のユーザプログラムからエミュレーションメモリに書き込むことができます。エミュレーションメモリとは EMJ 本体に実装されているメモリのことをさします。ライトモードは 2 種類ありノーマルモードとシーケンスモードです。ノーマルモードのライトは一般的な SRAM のライトサイクルによってエミュレーションメモリに書き込まれます。シーケンスモードはコマンドをライトした後にデータを書き込むシーケンスでエミュレーションメモリに書き込まれます。一般的なフラッシュメモリのライトエミュレーションではありません。PARTNER-Jet のコンフィギュレーションで書き込みが許可された場合(『ライト属性(ページ11)』参照)、ライト動作は EMJ 本体の SW1-1 によって、一般的な SRAM のノーマルライトもしくは、シーケンスライトが選択できます。

シーケンスモードではユーザプログラムのバグ等で不容易にエミュレーションメモリの内容を書き換えてしまうことを防げます。

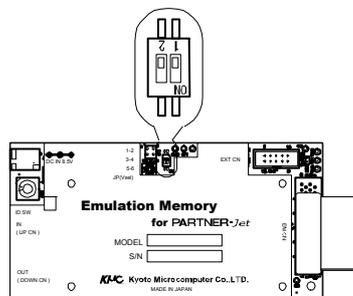


図14 DIP SW

SW1-1 ライトモード設定

SW1-1	モード
ON	シーケンス(0x0040 → data)
OFF	ノーマル(出荷時の状態)

WRL-,WRH-信号は、ターゲットからEMJがエミュレーションしているメモリデバイス空間にライトするためのストローブ信号です。また、WRL-,WRH-信号で各バイトが選択されます。WRL-が D[7..0]側の、WRH-が D[15..8]側のバイトに対応します。これら信号を使って、ライト動作させることができます。

シーケンスライト

シーケンスライトは、CPU からの同一アドレスへの連続した 2 回のライトサイクルで書き込みます。最初のサイクルでデータバスは書き込みコマンドを書き込みます。次のサイクルで書込みデータ (DATA) を書き込みます。

2 回目のライトサイクルで書込みデータがエミュレーションメモリに書き込まれます。

各サイクルはコンフィギュレーションで設定されたバスサイズによって、書き込みコマンドとアクセスサイズは次ページの表のようになります。

バスサイズ	バス サイクル	最初のライトサイクル		2回目のライトサイクル	
		アドレスバス	データバス	アドレスバス	データバス
8Bit	2	WA	CD(0x40)	WA	DATA(8bit)
16Bit	2	WA	CD(0x0040)	WA	DATA(16bit)*1
32Bit	2	WA	CDL(0x0040)	WA	DATAL(16bit)*1
	2	WA	CDH(0x0040)	WA	DATAH(16bit)*1
	2	WA	CD(0x00400040)	WA	DATA(32bit)

WA: 書込みアドレス A[24..0] (EM CN)

CD: 書込みコマンド

8ビットバス D[7..0]=0x40

16ビットバス D[15..0]=0x0040

32ビットバス D[31..0]=0x00400040

CDL: 下位書込みコマンド

32ビットバス下位 16ビットアクセス D[15..0]=0x0040

CDH: 上位書込みコマンド

32ビットバス上位 16ビットアクセス D[31..16]=0x0040

DATA:

8ビットの場合は D[7..0], WRL- が有効

16ビットの場合は D[15..0], WRL-, WRH- で有効バイト選択

*1 2回目のサイクルで 8ビットアクセスも可能です。

32ビットの場合は、EMJ 本体2個を 1組として使用します。DATAL=D[15..0]、DATAH=D[31..16]

対応データバスと WRx-信号は以下の表のようになります。

	EMJ ID	ターゲットシステム データバス			
		D[7..0]	D[15..8]	D[23..16]	D[31..24]
EMJ 信号	0	D[7..0], WRL-	D[15..8], WRH-	-	-
	1	-	-	D[7..0], WRL-	D[15..8], WRH-
	2	D[7..0], WRL-	D[15..8], WRH-	-	-
	3	-	-	D[7..0], WRL-	D[15..8], WRH-
	4	D[7..0], WRL-	D[15..8], WRH-	-	-
	5	-	-	D[7..0], WRL-	D[15..8], WRH-
	6	D[7..0], WRL-	D[15..8], WRH-	-	-
	7	-	-	D[7..0], WRL-	D[15..8], WRH-

(ID、ユニット番号の詳細は『1.5 コンフィギュレーション設定 ユニット番号(ページ9)』を参照してください。)

1.7 コネクタの説明

信号線の種類

信号名	入出力	名称	コメント
A0 - A24	入力	アドレスバス	メモリデバイスと等価な信号を接続して下さい。*1 上位のアドレスは、『エミュレーションメモリユニット(EMJ)の MODEL と有効アドレス(ページ3)』を参考にして下さい。未使用の上位アドレスは GND に接続して下さい。
D0 - D15	出力	データバス	メモリデバイスと等価な信号を接続して下さい。バスサイズの設定で8ビットの場合は D7..0 が有効です。
CE0-	入力	チップイネーブル	LOW レベルでエミュレーションメモリが選択されます。
OE-	入力	アウトプットイネーブル	LOW レベルでエミュレーションメモリのデータバスが出力されます。
WRL- WRH-	入力	ライト下位バイト ライト上位バイト	PARTNER-Jet のコンフィグレーションで書き込みが許可された場合(『ライト属性(ページ11)』参照)に有効になります。LOW レベルでエミュレーションメモリのメモリに対し、直接書き込みを行います。WRL-が D7..0 側の、WRH-が D15..8 側のバイトに対応します。バスサイズの設定で8ビットの場合は D7..0 が有効です。ただし、フラッシュ ROM のライトエミュレーションをするものではありません。
PSENSE	入力	パワーセンス	電源を接続して下さい。 電源電圧は 2.5V, 3V, 3.3V, 5V に対応しています。
INH-	出力	インビット	PARTNER-Jet のコンフィグレーションでエミュレーション設定(『メモリのアドレス(ページ12)』)された場合に LOW レベルをドライブしています。エミュレーションしていない状態では Hi-Z になります。『付録 ターゲットボードの参考回路図(ページ25)』を参照してください。
GND	-----	GND	基板の GND に接続して下さい。

*1 一般的なCPUでは、8ビットバスの場合CPUアドレスのA0が本製品のA0に接続され、上位アドレスも同等に接続されます。16ビットバスの場合CPUアドレスのA1が本製品のA0に接続され、上位アドレスも1ビットシフトした状態で接続されます。32ビットバスの場合CPUアドレスのA2が本製品のA0に接続され、上位アドレスも2ビットシフトした状態で接続されます。接続方法に関しては『付録 ターゲットボードの参考回路図』を参照してください。また、CPUの仕様によっては、上記接続方法が異なる場合がありますので、ご使用するCPUの仕様書やメモリとの接続方法をご確認ください。

EM CN (50ピン) コネクタのピン配置

EM CN はターゲットシステムに接続するコネクタです。以下に信号の PIN 配置を示します。

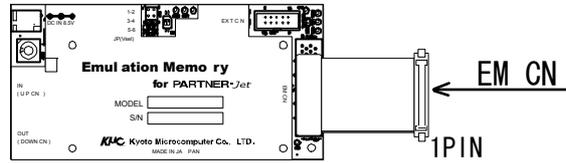


図15 EN CN

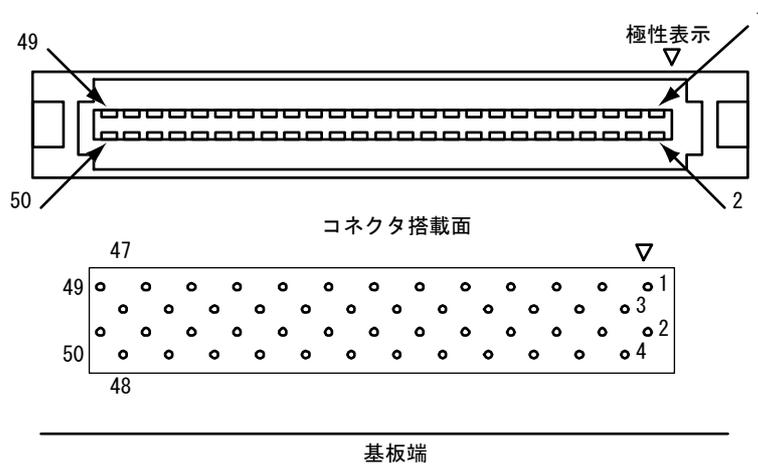
ピン配置	信号名	ピン配置	信号名
1	GND	2	A0
3	A1	4	A2
5	A3	6	A4
7	A5	8	A6
9	A7	10	A8
11	A9	12	A10
13	A11	14	A12
15	A13	16	A14
17	A15	18	A16
19	A17	20	A18
21	A19	22	A20
23	A21	24	A22
25	WRH-	26	INH-
27	WRL-	28	A23
29	CE0-	30	A24
31	OE-	32	PSENSE(VCC IN)
33	D0	34	D1
35	D2	36	D3
37	D4	38	D5
39	D6	40	D7
41	D8	42	D9
43	D10	44	D11
45	D12	46	D13
47	D14	48	D15
49	GND	50	GND

ターゲット基板側適合コネクタの種類

メーカー :KEL
 型番 :8931E-050-178S(ストレート)
 8931E-050-178L(アングル)
 8930E-050-178MS(SMT ストレート)

物理的な配置(ターゲット基板側)

以下8931E-050-178S(ストレート)の場合の基板設計要領になります。



EXT CN (10ピン)

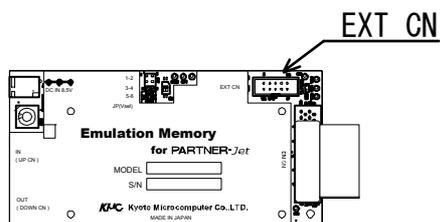


図16 EXT CN

将来の拡張用です。現在は未使用です。

DC特性

絶対最大定格

項目	定格値
電源電圧 PSENSE (EM CN)	-0.5 V to +5.5V
端子電圧(PSENSE:VCC IN 以外)	-0.5 V to +5.5V

推奨 DC 動作条件

項目	最小	最大	単位
電源電圧 PSENSE (EM CN),5V	4.50	5.50	V
電源電圧 PSENSE (EM CN),3.3V	3.00	3.60	V
電源電圧 PSENSE (EM CN),2.5V	2.4	2.6	V
端子電圧	-0.5	VCC+0.3	V

5V 動作

項目	記号	測定条件	最小	最大	単位
電源電圧 PSENSE (EM CN)	VCC		4.5	5.5	V
Hレベル入力電	VIH		1.7		V
Lレベル入力電圧	VIL			0.7	V
DATA アウトプット					
Hレベル出力電圧	VOH	IOL = -100 μ A	VCC-0.2		V
		IOH = -12mA	3.8		V
Lレベル出力電圧	VOL	IOL = 100 μ A		0.2	V
		IOL = 12mA		0.55	V

3.3V 動作

項目	記号	測定条件	最小	最大	単位
電源電圧 PSENSE (EM CN)	VCC		3.00	3.6	V
Hレベル入力電	VIH		1.7		V
Lレベル入力電圧	VIL			0.7	V
DATA アウトプット					
Hレベル出力電圧	VOH	IOL = -100 μ A	VCC-0.2		V
		IOH = -6mA	2.4		V
		IOH = -12mA	2.0		V
Lレベル出力電圧	VOL	IOL = 100 μ A		0.2	V
		IOL = 6mA		0.55	V
		IOL = 12mA		0.8	V

2.5V 動作

項目	記号	測定条件	最小	最大	単位
電源電圧 PSENSE (EM CN)	VCC		2.4	2.6	V
Hレベル入力電	VIH		1.7		V
Lレベル入力電圧	VIL			0.7	V
DATA OUT					
Hレベル出力電圧	VOH	IOL = -100 μ A	VCC-0.2		V
		IOH = -4mA	1.7		V
Lレベル出力電圧	VOL	IOL = 100 μ A		0.2	V
		IOL = 4mA		0.7	V

AC特性

本製品を使用した場合のリード時の AC 特性を以下に示します。

[VCC(EM CN) 3.3V 動作時]

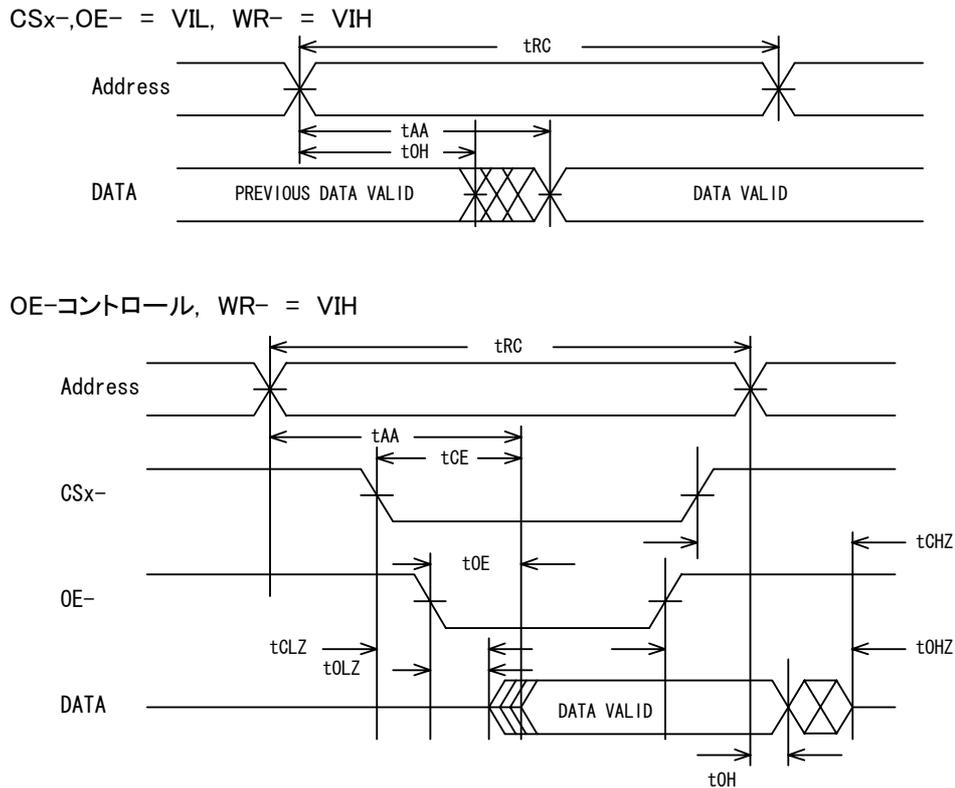


図17 リードタイミングチャート

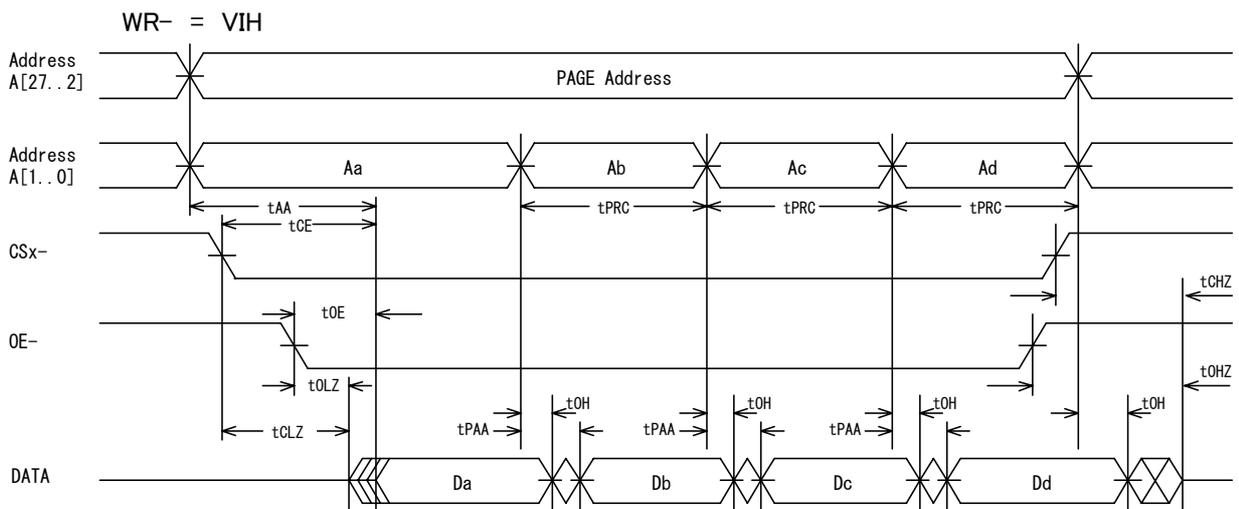


図18 ページリードタイミングチャート

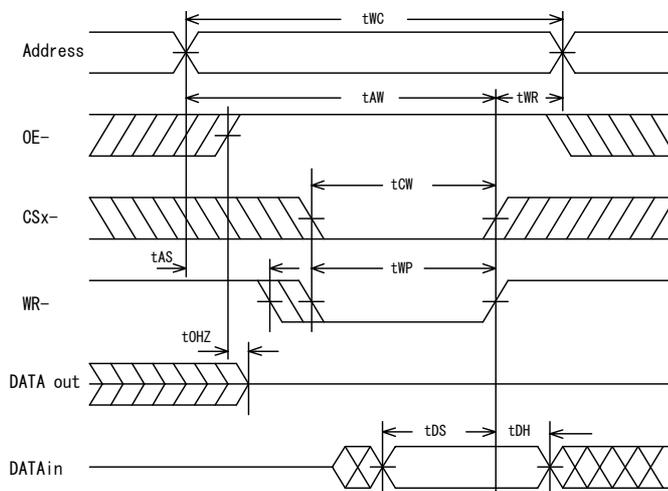
リードアクセスAC特性

記号	項目	最小	最大	単位
t _{RC}	リードサイクルタイム	30	-	nsec
t _{PRC}	ページリードサイクルタイム	25	-	nsec
t _{AA}	アドレスアクセスタイム	-	30	nsec
t _{PAA}	ページアドレスアクセスタイム	-	25	nsec
t _{CE}	CS アクセスタイム	-	30	nsec
t _{OE}	OE アクセスタイム	-	15	nsec
t _{OH}	出力ホールドタイム	5	-	nsec
t _{CHZ}	CS 出力ディセーブルタイム	12	-	nsec
t _{OHZ}	OE 出力ディセーブルタイム	12	-	nsec
t _{CLZ}	CS 出力イネーブルタイム	0	15	nsec
t _{OLZ}	OE 出力イネーブルタイム	0	15	nsec

本製品を使用した場合のライト時の AC 特性を以下に示します。

[VCC(EM CN) 3.3V 動作時]

OE- = クロック



OE- = VIL

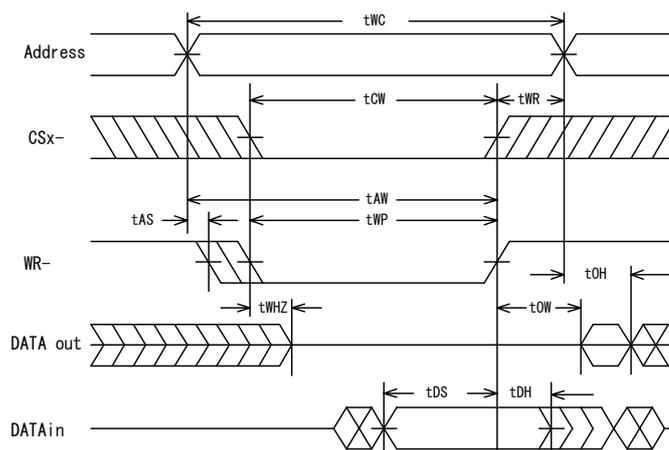


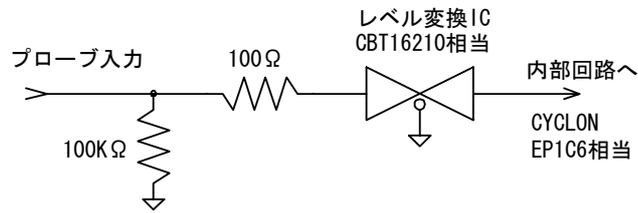
図19 ライトタイミングチャート

ライトアクセスAC特性

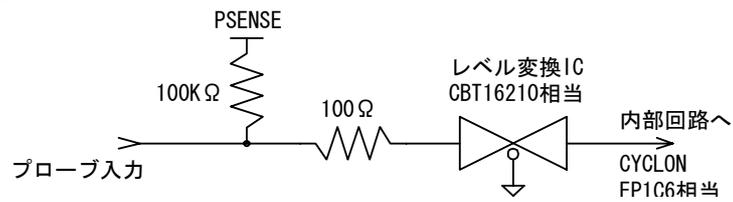
記号	項目	最小	最大	単位
tWC	ライトサイクルタイム	30	-	nsec
tCW	CS WR セットタイム	20	-	nsec
tAS	アドレスセットアップタイム	0	-	nsec
tAW	アドレス有効タイム	20	-	nsec
tWP	ライトパルス	20	-	nsec
tWR	アドレスホールドタイム	0	-	nsec
tVHZ	WR 出力ディセーブルタイム	0	12	nsec
tDS	データセットアップタイム	18	-	nsec
tDH	データホールドタイム	5	-	nsec
tOW	WR 出力セットタイム	12	-	nsec

外部インターフェース

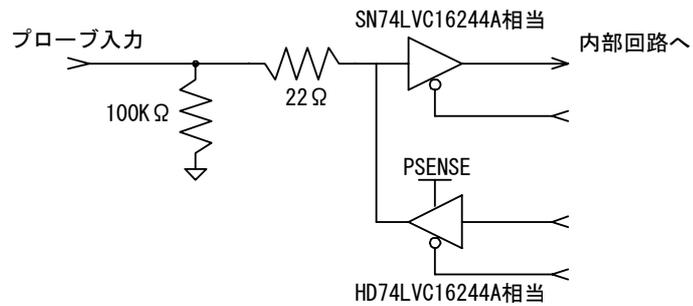
ADDRESS BUS



CE0-,WRL-,WRH-,OE-



DATA BUS



外形寸法

モデル 4M	137.16(W) × 68.58(D) × 20.6(H)mm
モデル 16M	137.16(W) × 68.58(D) × 23.2(H)mm
モデル 32M	137.16(W) × 68.58(D) × 23.2(H)mm
モデル 64M	137.16(W) × 68.58(D) × 29.8(H)mm

本体部の外形寸法(突起部を除く)

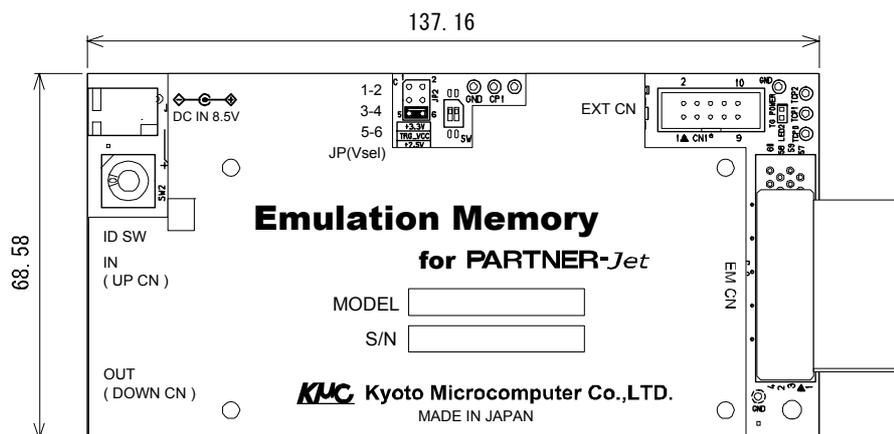


図20 外形寸法

電源

本体消費電流(標準)

モデル 4M	250mA
モデル 16M	350mA
モデル 32M	400mA
モデル 64M	500mA

使用環境

周囲温度 5℃～35℃

周囲湿度 85%RH 以下(結露なし)

付録 ターゲットボードの参考回路図

本製品を使用するターゲットボードを設計する場合の参考回路図です。参考回路図では EMJ 本体と実際のメモリデバイスとの切替を行っています。参考回路のようにすることでデバッグ後もしくは、デバッグ中にメモリデバイスでの検証が簡単に行うことが出来ます。EMJ が接続された状態でコンフィギュレーション設定のメモリのアドレスをコメントアウトすることでメモリデバイスに切り替えられます(『メモリのアドレス (ページ12)』参照)
切替には INH-信号を使用していますので EMJ 本体が接続されていない場合にはメモリデバイスが動作しません。

アドレスバス、コントロール、データバスのバッファはシステム内が高速で動作し、EMJ の負荷で誤動作の可能性がある場合等に推奨します。例えば高速で動作する SDRAM がおなじラインに実装されている場合など。

アドレスは一般的な CPU の接続になっています。

8ビットバスの場合 CPU アドレスの A0 が本製品の A0 に接続され、上位アドレスも同等に接続されています。

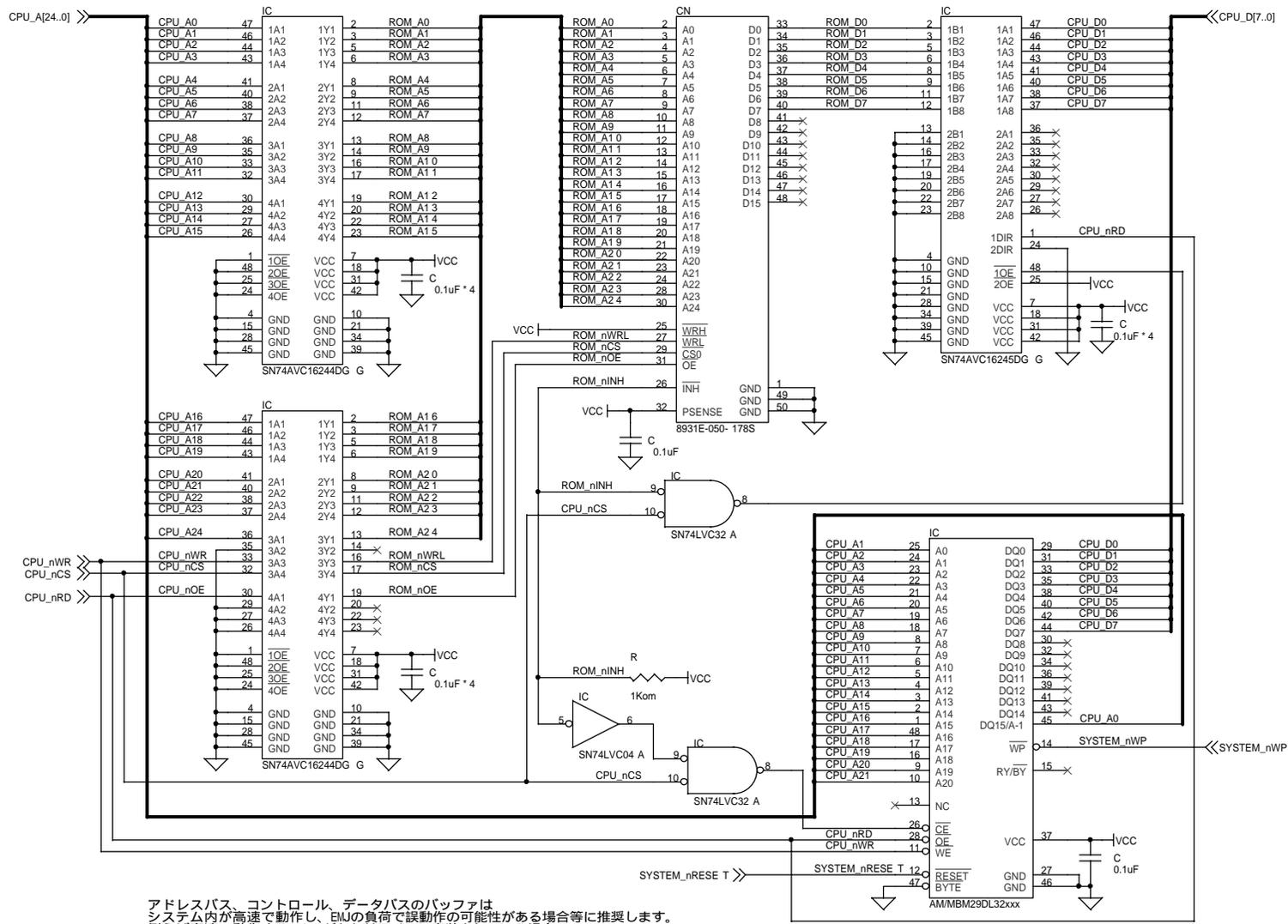
16ビットバスの場合 CPU アドレスの A1 が本製品の A0 に接続され、上位アドレスも1ビットシフトした状態で接続されています。

32ビットバスの場合 CPU アドレスの A2 が本製品の A0 に接続され、上位アドレスも2ビットシフトした状態で接続されています。

CPUの仕様によっては、上記接続方法が異なる場合がありますので、ご使用するCPUの仕様書やメモリとの接続方法をご確認の上設計してください。

- 1、 8ビットバス
- 2、 16ビットバス
- 3、 16ビットバス(バイトイネーブル)
- 4、 32ビットバス

VCC=USER SYSTEM I/O POWER SUPPLY



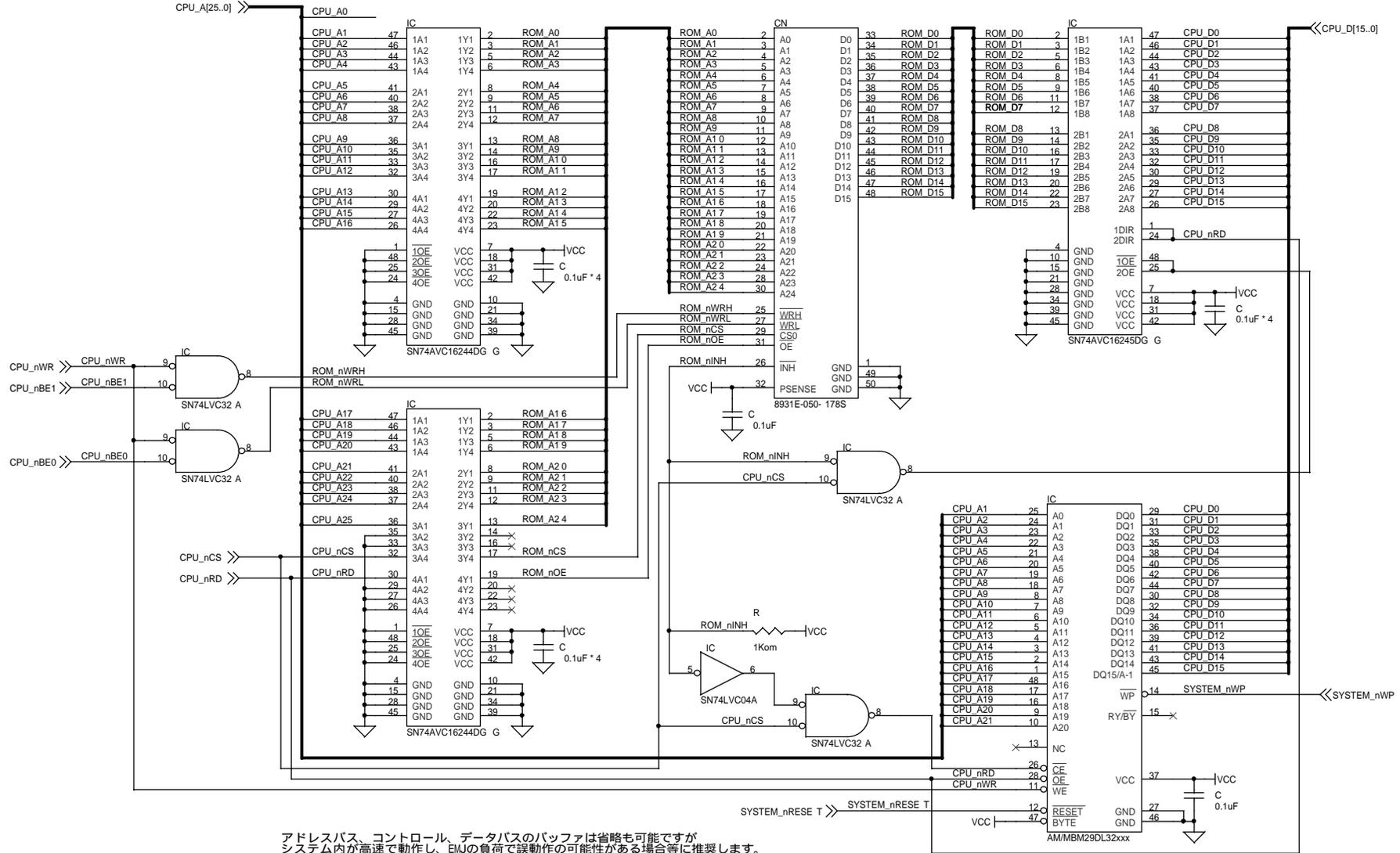
アドレスバス、コントロール、データバスのバッファはシステム内が高速で動作し、EMJの負荷で誤動作の可能性がある場合等に推奨します。例えばは高速で動作するSDRAMがおなじラインに実装されている場合

8ビットバスの例

Title		
8Bit Sample		
Size	Document Number	Rev
A3		A
Date:	Wednesday, April 07, 2004	Sheet 1 of 1

CPU_A[1]=ROM_A[0]であることに注意

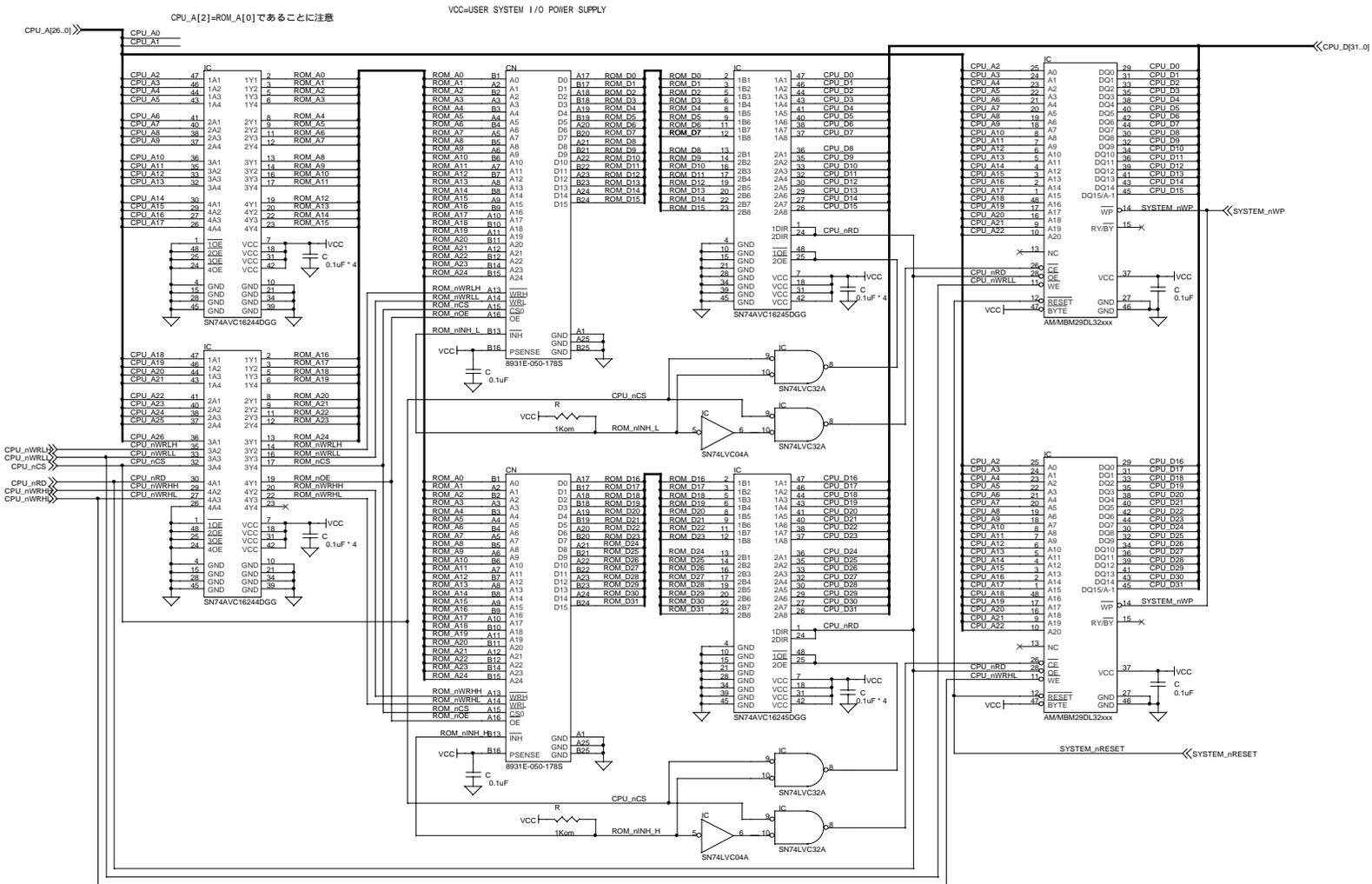
VCC=USER SYSTEM I/O POWER SUPPLY



アドレスバス、コントロール、データバスのバッファは省略も可能ですがシステム内が高速で動作し、EMJの負荷で誤動作の可能性がある場合等に推奨します。例えば高速で動作するSDRAMがおなじラインに実装されている場合

16ビットバス(バイトイネーブル)の例

Title		16Bit Sample
Size	A3	Document Number
Date:	Wednesday, April 07, 2004	Sheet 1 of 1
Rev	A	



アドレスバス、コントロール、データバスのバッファは省略も可能ですがシステム内が高速で動作し、EUIの負荷で誤動作の可能性がある場合等に推奨します。例えばは高速で動作するSDRAMがあるラインに実装されている場合

32ビットバスの例

エミュレーションメモリ

取扱説明書

第1版 発行日 2004年4月



京都マイクロコンピュータ株式会社

Copyright 2004 Kyoto Micro Computer Co., LTD.
